

福井大学
工学部 研究報告
第23巻 第2号
昭和50年9月

リセット形電圧—周波数変換器の直線性 改善の一方式

谷 口 慶 治^{*}・酒 井 孝 則^{*}

A Method for Improving the Linearity of Reset-Type- Voltage-to-Frequency Converters.

Keiji TANIGUCHI, Takanori SAKAI

(Received Apr. 10, 1975)

The present paper describes techniques for improving the linearity between the input voltage and the frequency of oscillation, and for stabilizing the drift in frequency due to the variation of temperature of the reset-type-voltage-to-frequency converter.

The linearity can be improved by either one of the following two methods:

- (1) A small resistor R is connected in series with the capacitor C of the integrator and the condition necessary for obtaining excellent linearity is given by $T=CR$, where T is the flyback time of the ramp waveform.
- (2) A control circuit which changes the threshold voltage in the comparator according to the input voltage is added to a conventional reset-type-voltage-to-frequency converter and the linearity is improved by adjusting the variable resistor of the control circuit.

The stabilization of the drift can be accomplished by employing a bridge amplifier.

From experimental results, it was found that the linearity of these converters were about 0.16 percent at a frequency of 500 KHz.

1. ま え が き

電圧—周波数変換器（以下V—F変換器と略記する）は、計算機の入力部などに使用されており、重要な変換器の一つである。V—F変換器に要求される条件としては、(a)回路の構成が簡単で、(b)入力信号のダイナミックレンジが広く、(c)入力信号と発振周波数との間

の直線性が良好で、(d)発振周波数が高く、(e)温度変化に対する安定度が良好なことなどがある。変換器の回路方式には、リセット形、パルス帰還形、オルタネート形があり¹⁾、これらの回路図、発振周波数の上限値、直線性などを表1に示している。このうちでリセット形は、他の方法に比べて回路が簡単であるが、発振周波数が高くなるほど T_2 の影響が無視できなくなるの

^{*}電子工学科

と比較器の周波数特性が良好であれば満たすことができるものとする。

本文はリセット形 V-F 変換器の直線性の改善方法と温度補償法を文献(3), (4)をもとにしてまとめたものである。

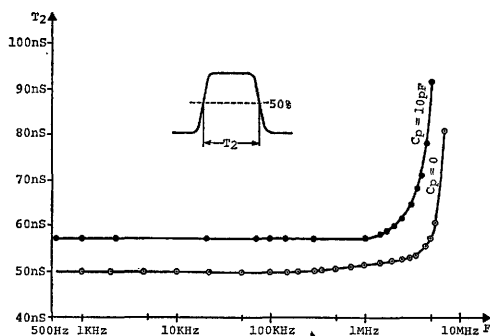


図1 C_p をパラメータとしたときの $F-T_2$ の関係

2. 回路方式

2.1 スイープ電圧の谷の値を入力信号により上昇させる文法³⁾

図2は、この方法による V-F 変換器の回路図である。図で、 A_1 , C_1 , R_1 , R_4 が積分器、 A_2 が比較器、 Tr は C_1 の電荷を放電するためのトランジスタである。図で、 Tr が導通したときのコレクタ-エミッタ間電圧を V_{ce} とすれば、積分器の出力電圧 V_0 は、つぎの式で表わされる。

$$V_0 = \frac{R_4}{R_1} V_i + V_{ce} + \frac{V_i}{C_1 R_1} t \quad \text{.....(1)}$$

積分器の出力電圧 V_0 は、基準電圧 E_1 と比較器 A_2 で比較され、 V_0 が E_1 を越えると A_2 は $O[V]$ にスイッチする。したがって、 A_2 の出力電圧 V_d は、つぎのように表わされる。

$$V_d = G(E_1 - V_0) \quad \text{.....(2)}$$

ここで、 G は A_2 の利得である。(1)式および(2)式より、

$$\left(E_1 - \frac{V_i}{C_1 R_1} t - \frac{R_4}{R_1} V_i - V_{ce} \right)_{t=T_1} = 0 \quad \text{.....(3)}$$

したがって、

$$T_1 = \frac{C_1 R_1 (E_1 - V_{ce}) - C_1 R_4 V_i}{V_i} \quad \text{.....(4)}$$

この回路の発振周波数 F は、図1より

$$F = \frac{1}{T_1 + T_2} = \frac{V_i}{C_1 R_1 (E_1 - V_{ce}) + (T_2 - C_1 R_4) V_i} \quad \text{.....(5)}$$

式(5)で、 $T_2 = C_1 R_4$ になるように回路定数を選べば、

$$F = \frac{V_i}{C_1 R_1 (E_1 - V_{ce})} \quad \text{.....(6)}$$

となり、入力信号電圧 V_i に比例した発振周波数 F を得ることができる。

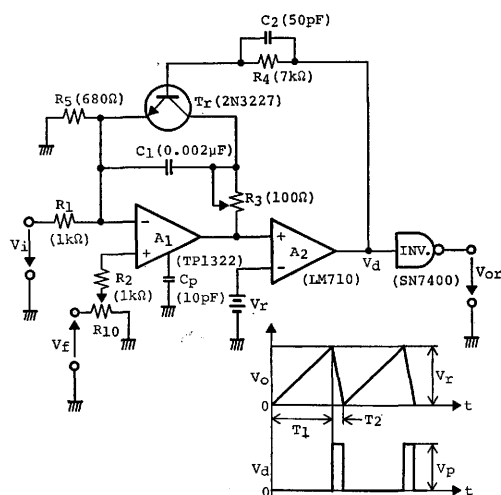


図2 V-F 変換器の回路図

2.2 比較器の基準電圧を入力信号により制御させる方法⁴⁾

図3は、この方法による V-F 変換器の回路図であり、図中で点線により囲まれた部分が直線性を改善するために付加した回路である。図で、積分器は A_1 , C_1 , R_1 , から構成されており、入力信号電圧を $-V_i$ ($V_i > 0$)、時間を t 、 Tr が導通したときのコレクタ-エミッタ間電圧を V_{ce} とし、積分器を理想的なものと仮定すれば、積分器の出力電圧 V_0 は、つぎの式で表わされる。

$$V_0 = \frac{V_i}{C_1 R_1} t + V_{ce} \quad \text{.....(7)}$$

積分器の出力電圧 V_0 が、基準電圧 V_r を越えると比較器 A_2 の出力電圧は、 $V_p[V]$ にスイッチする。したがって、比較器出力電圧 V_d は、つぎのように表わされる。

$$V_d = V_p = G(V_r - V_0) \quad \text{.....(8)}$$

ここで、 G は比較器の利得で、 $G > 1000$, $V_p \approx 5[V]$ 程

* T_2 は、 A_1 の周波数帯域幅 (ft), A_2 , Tr のスイッチ時間 (ton, toff) に依存するので、ft が大きく、ton, toff の小さいものを使用することが必要である。

度であるから、

$$\left(V_r - \frac{V_i}{C_1 R_1} t - V_{ce} \right)_{t=T_1} \approx 0 \quad \dots\dots\dots(9)$$

したがって、

$$T_1 = \frac{C_1 R_1 (V_r - V_{ce})}{V_i} \quad \dots\dots\dots(10)$$

この回路の発振周波数は、

$$F = \frac{1}{T_1 + T_2} = \frac{V_i}{C_1 R_1 (V_r - V_{ce}) + T_2 V_i} \quad \dots\dots\dots(11)$$

式(11)から明らかなように、 V_i と F は比例しない。これを改善するために、基準電圧 V_r を入力信号電圧により制御する。すなわち、

$$V_r = V_R - \frac{R_7 (V_8 + R_9)}{R_8 (R_6 + R_7)} V_i \quad \dots\dots\dots(12)$$

ただし、 $V_R = (R_8/R_8) V$ である。

式(11)、式(12)より

$$F = \frac{V_i}{C_1 R_1 (V_R - V_{ce}) + \left\{ T_2 - \frac{R_7 (R_8 + R_9)}{R_8 (R_6 + R_7)} C_1 R_1 \right\} V_i} \quad \dots\dots\dots(13)$$

式(13)で回路定数を、

$$T_2 = \frac{R_7 (R_8 + R_9)}{R_8 (R_6 + R_7)} C_1 R_1 \quad \dots\dots\dots(14)$$

に選べば、

$$F = \frac{V_i}{C_1 R_1 (V_R - V_{ce})} \quad \dots\dots\dots(15)$$

となり、 V_i と F は比例する。

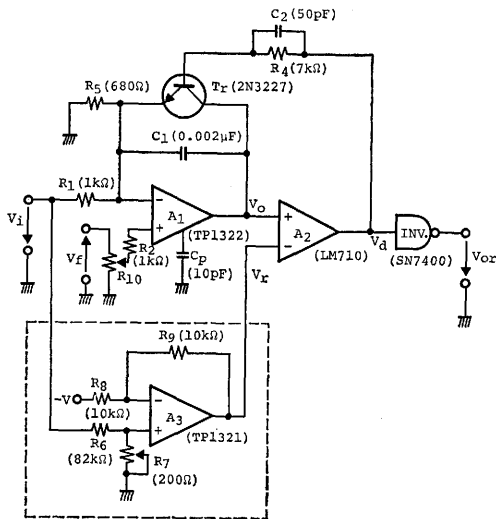


図3 基準電圧を制御するV—F変換器の回路図

3. 発振周波数の上限値

V—F変換器の発振周波数の上限は、主に、積分用

演算増幅器 A_1 のスルーレート (Slew Rate) によりきまる。ここで、スルーレートを Q とすれば、積分器の出力電圧 V_0 が比較器の基準電圧 V_r まで立上る時間は、つぎようになる。

$$T_s = \frac{V_r}{Q} \quad \dots\dots\dots(16)$$

式(10)のスweep時間 T_1 は、 T_s より大きくなければならないから、

$$T_s < T_1 \quad \dots\dots\dots(17)$$

式(15)、(16)、(17)より、発振周波数の上限の値 F_{max} は、つぎようになる。

$$F_{max} < \frac{Q}{V_r} \quad \dots\dots\dots(18)$$

4. 温度補償回路の構成

A_1 のオフセット電圧、 T_r の V_{ce} 、 C_1 および R_1 の値は、周囲温度の影響を受けて変化する。この変化をつぎのように近似する。

$$\left. \begin{aligned} C_1 \text{ の温度変化 : } C_1 &= C \{ 1 + k_1 (T - T_\theta) \} \\ R_1 \text{ の温度変化 : } R_1 &= R \{ 1 + k_2 (T - T_\theta) \} \\ A_1 \text{ のオフセット電圧の温度ドリフト : } \\ &V_{off} = V_{off0} + k_3 (T - T_\theta) \\ T_r \text{ の } V_{ce} \text{ の温度変化 : } \\ &V_{ce} = V_{ces} + k_4 (T - T_\theta) \end{aligned} \right\} \quad \dots\dots\dots(19)$$

式(15)、式(19)より、発振周波数 F は、つぎようになる。

$$F \approx \frac{V_i + V_{off} - k_3 (T - T_\theta) - V_i (k_1 + k_2 - k_4') (T - T_\theta)}{C R (V_R - V_{ces})} \quad \dots\dots\dots(20)$$

ここで、 k_1 、 k_2 、 k_3 および k_4 は T_θ における温度係数、 $k_4' = k_4 / (V_R - V_{ces})$ であり、オフセット電圧および各種の温度変化分は小さく、その相乗効果は無視するものとする。

この式から明らかなように温度変化にもとづく発振周波数の変動を小さくするには、素子の温度係数が、たがいに、相殺するようにすればよい (たとえば、 k_1 の異ったコンデンサを並列に接続して使用する等)。しかし、この方法では部品にバラツキがある場合、改善度に限界が生ずる。ここでのべる方法は、銅線の電気抵抗に温度変化を利用して、式(20)の分子の2、3、4項目を相殺するものである。このため、図4の回路の出力電圧 V_f を図2または図3の抵抗 R_{10} で分圧し、 A_1 のオフセット電源として用いる。

図4で、 V_f はつぎようになる。

$$V_f = \frac{R_f R_8}{R_i R_6} \alpha (T - T_0) V_i + \left(\frac{R_f R_8}{R_i R_6} \alpha n V_3 + r \right) (T - T_0) + \frac{R_f}{R_j} V_2 \quad \dots\dots\dots (21)$$

ここで、 α および r は、それぞれ銅線抵抗 R_8 および A_3 の出力側の T_0 における温度係数である。式(20)、(21)より、回路定数をつぎのような関係に選べば、温度ドリフトの影響を少なくし、かつオフセット電圧の影響を打消すことができる。

$$\left. \begin{aligned} V_{off0} &= \frac{R_f}{R_j} V_2 N \\ k_3 &= \left(\frac{R_f R_8}{R_i R_6} \alpha n V_3 + r \right) N \\ \frac{R_f R_8}{R_i R_6} \alpha N &= k_1 + k_2 - k'_4 \end{aligned} \right\} \quad \dots\dots\dots (22)$$

ここで、 N は抵抗 R_{10} の分圧比である。

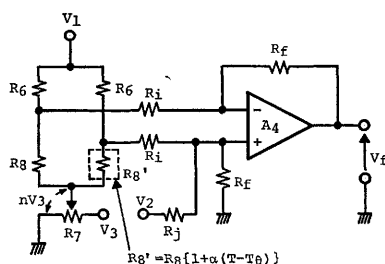


図4 V—F 変換器の温度補償回路

5. 実験結果

5.1 図2の方式の V_i — F 特性と直線性

図5および図6は、図2の回路（カッコ内の定数）について、入力信号電圧 V_i —発振周波数 F の特性と、発振周波数 F —直線性誤差 ε の特性の実験結果を描いたものである。図6から明らかなように、この変換器の直線性は、発振周波数が 500 KHz まで 0.16 % 以下であり、温度ドリフトは、無補償のときで約 486 ppm/°C であった。

5.2 図3の方式の V_i — F 特性と直線性

図7および図8は、図3の回路（カッコ内の定数）について、入力信号電圧 V_i —発振周波数 F の特性と発振周波数 F —直線性誤差 ε の特性の実験結果を描いたものである。この回路の直線性は、図8から明らかなように、発振周波数が 500 KHz まで 0.16 % 以下であり、温度ドリフトは、無補償のときで約 498 ppm/°C であった。

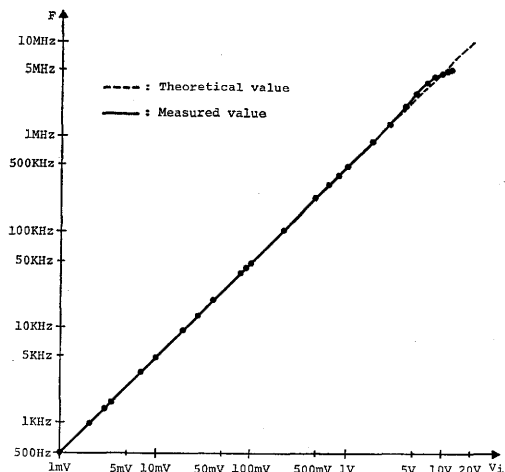


図5 入力信号電圧 V_i と発振周波数 F の関係

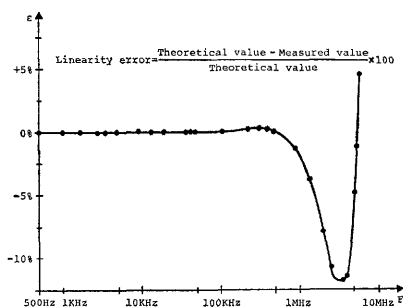


図6 発振周波数 F と直線性誤差 ε の関係

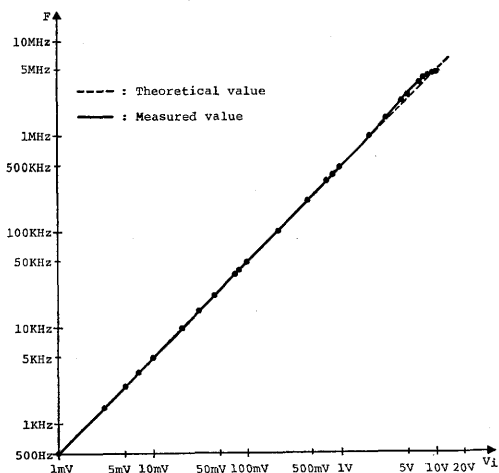


図7 入力信号電圧 V_i と発振周波数 F の関係

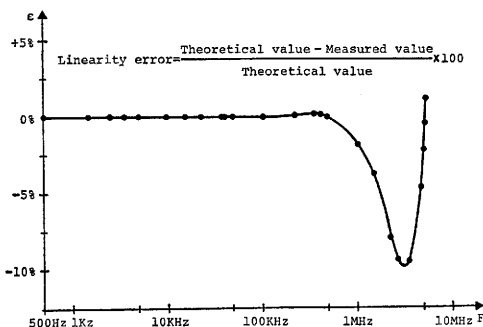


図8 発振周波数 F の直線性誤差 ϵ の関係

5.3 温度補償回路の特性

式(20)から、温度変化と発振周波数の変動の関係は、つぎのように表わされる。

$$\Delta F = F(T) - F(T_0) \approx \frac{k_2(T - T_0) + V_i(k_1 + k_2 - k'_1)(T - T_0)}{CR(V_R - V_{ces})} \quad \dots\dots\dots(28)$$

図9は、図3の回路（補償回路なし）で、 T をパラメータにしたときの V_i と T と ΔF の間の関係は、式(28)で近似できることが明らかである。

図4の温度補償回路を図2および図3の回路に付加すると、温度ドリフトは、無補償の場合の約1/6に減少した。

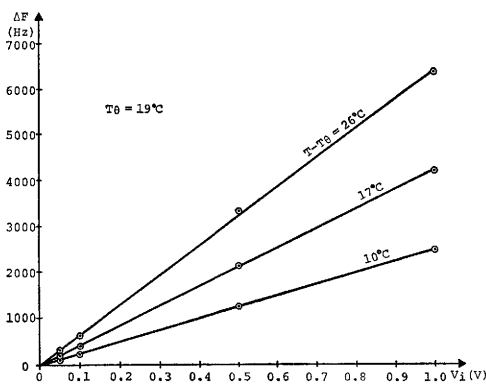


図9 $T - T_0$ をパラメータにしたときの $V_i - \Delta F$ の関係

6. む す び

ここでは、リセット形V—F変換器の設計法についてのべた。

入力信号と変換周波数との間の直線性を改善するために、つぎのような方法が用いられた。

(i) スイープ波形の谷の電圧が、入力信号の増加と共に上昇するような回路構成にするため、積分回路のコンデンサに直列に抵抗を接続し、 $T_2 = C_1 R_3$ の条件を満足するように、回路定数を調整する。

(ii) 比較器の基準電圧が、入力信号の増加と共に減少するような制御回路を設け、

$$T_2 = C_1 R_1 \frac{R_7(R_8 + R_9)}{R_8(R_8 + R_7)}$$

なる条件を満足するように、回路定数を調整する。

変換器が、温度変化に対して高安定性を要求される場合には、銅線抵抗の温度変化を利用した温度補償回路を付加できるようにした。

実験結果から、入力信号と変換周波数との間の直線性は、発振周波数が0から500KHzで両回路とも0.16%以下、温度ドリフトは、両回路とも83ppm/°C以下であった。

本方式で、高性能の演算増幅器と比較器を用いれば、高い周波数まで良好な直線性を得ることが可能である。

参 考 文 献

- 1) 今井聖：“AD・DA変換器におけるオペアンプの利用”，『電子科学』，p.55，1973，3
- 2) TELEDYNE PHILBRICK CATALOGUE 1974
- 3) 谷口，酒井：“V—F変換器の直線性の一改善方法”『信学論D』，Vol. 57-D，No.11，1974
- 4) 谷口，酒井：“高精度V—F変換器の回路方式(2)”『昭和49年度電気四学会北陸支部連合大会予稿』
- 5) K. Taniguchi, T. Sakai：“A new voltage to frequency converter”，IEEE Trans. Computers，に採録。